

2022-2023 年计算机组成原理与系统结构期末

注意事项: 1、认真阅读《线上考试诚信承诺书》，并在答题纸上抄写：本人已知悉并将遵守《线上考试诚信承诺书》相关内容。2、仅允许查阅指定教材、1 张 A4 纸笔记，其他不得查阅。3、考试完成后不得退出腾讯会议，等监考老师明确可以退出时才可退出。4、答题纸写清楚班级学号和姓名，写清楚作答题目的序号。

一、简答题：每题 8 分，共 5 题，共 40 分

- 1、I/O 设备与主机交换信息时，程序查询方式、程序中断方式和 DMA 方式的各自特点是什么？
- 2、什么是 RISC 和 CISC 技术？简要说明 2 者的区别。 *P320, P322*
- 3、冯·诺依曼计算机的特点是什么？ *P8, 1-2-1*
- 4、什么是计算机系统？简要说明计算机系统的五级层次结构。 *P1, 图 1-6*
- 5、什么是“程序访问的局部性”？存储系统中哪一级采用了程序访问的局部性原理？ *P109, Cache-主存; 主存-辅存*

二、计算题：每题 10 分，共 2 题，共 20 分

- 1、某总线的时钟频率为 64MHz，在一个 128 位总线中，总线数据传输的周期是 6 个时钟周期，每一个总线传输周期可传送 6 个字的数据块，总线的数据传输率是多少（单位：MBps）？如果将时钟频率减半，这时总线的传输率是多少（单位：MBps）？

$$\frac{6 \times 128}{6 \times 64 \times 10^6} = 2 \times 10^6 \text{ 位/秒}$$

$$\frac{2 \times 10^6}{8} = 250 \text{ MBps}$$

$$\frac{1}{2} \times 250 = 125 \text{ MBps}$$
- 2、已知 $x = -0.1101$, $y = 0.1011$ ，采用原码一位乘法求 $[x \cdot y]_{\text{原}}$ ，并列出部分积和乘数的求解过程。

三、填空题 每空 1 分，共 10 空，共 10 分

- 1、1946 年研制成功的第一台电子计算机称为 埃尼阿克。
- 2、解释下列缩写的中文含义：例 CPU 为中央处理器，IR 为 指令寄存器，ALU 为 算术逻辑单元，PC 为 程序计数器，MDR 为 存储器数据寄存器。
- 3、在写操作时，对缓存与主存单元同时修改的方法称为 写直达法，若每次只暂时写入缓存，直到替换时才写入主存的方法称为 写回法。
- 4、指令的解释是由计算机的 控制器 来完成的，运算器用来完成 算术运算与逻辑运算。

四、选择题 每题 1 分，共 10 题，共 10 分

- 1、由编译程序将多条指令组合成一条指令，这种技术称做 C。
 A. 超标量技术； B. 超流水线技术；
 C. 超长指令字技术； D. 超字长。
- 2、存放欲执行指令的寄存器是 B。
 A. MAR； B. PC；

第 1 页 共 2 页

结合符号位可知

$$[x \cdot y]_{\text{原}} = 1.10001111$$

$$\begin{array}{r} 0.0000 \quad 1011 \\ + 0.1101 \\ \hline 0.1101 \quad 1101 \\ \rightarrow 0.0110 \quad 1101 \\ + 0.1101 \\ \hline 1.0011 \quad 1110 \\ \rightarrow 0.1001 \quad 1110 \\ + 0.0000 \\ \hline 0.1001 \quad 1111 \\ \rightarrow 0.0100 \quad 1111 \\ + 0.1101 \\ \hline 1.0001 \quad 1111 \\ \rightarrow 0.1000 \quad 1111 \end{array}$$

- C. MDR; D. IR.
- ③ 下列器件中通常存取速度最快的是 B。 $B > A > C > D$ 。 P11.
- A. Cache; B. 寄存器;
C. 主存; D. 辅存。
- ④ 计算机中表示地址时, 采用 D。 P104
- A. 原码; B. 补码;
C. 反码; D. 无符号数。
- ⑤ 直接、间接、立即三种寻址方式指令的执行速度, 由快至慢的排序是 C。 P11.
- A. 直接、立即、间接; B. 直接、间接、立即;
C. 立即、直接、间接; D. 立即、间接、直接。
- 6、一个 $8K \times 32$ 位的存储器, 其地址线和数据线的总和是 C。
- A. 48; B. 46; $8K: 2^3 \times 2^{10}$ $13+32=45$
C. 45; D. 32。 $32 \times 2 - 1 = 63$
- 7、变址寻址方式中, 操作数的有效地址是 C。 P115.
- A. 基址寄存器内容加上形式地址 (位移量); B. 程序计数器内容加上形式地址;
C. 变址寄存器内容加上形式地址; D. 寄存器内容加上形式地址。
- 8、设机器数字长为 32 位, 一个容量为 16MB 的存储器, CPU 按半字寻址, 其寻址范围是 B。
- A. 2^{24} ; B. 2^{23} ; $16 \times 8 Mb$ $16 \times 2 = 32$
C. 2^{22} ; D. 2^{21} 。
- 9、冯·诺伊曼机工作方式的基本特点是 B。 P8.
- A. 多指令流单数据流; B. 通常按地址访问并顺序执行指令;
C. 堆栈操作; D. 存储器按内容选择地址。
- 10、RISC 机器 B。 P110.
- A. 控制器采用微程序控制; B. 通常采用流水技术;
C. CPU 配备较少的通用寄存器; D. 指令长度不固定。

按值计算, 实际是 8 位取 16 位后的数据量存储变化

$$\frac{16 \times 8 Mb}{16 \times 2} = 2^{23} M$$

五、综合题, 每题 10 分, 共 2 题, 共 20 分

1, 假设指令流水线分为取指 (IF)、译码 (ID)、执行 (EX)、回写 (WR) 4 个过程, 共有 12 条指令连续输入此流水线。要求:

- 1) 画出指令周期流程图。2) 画出非流水线时空图。3) 画出流水线时空图。4) 假设时钟周期为 50ns, 求流水线的实际吞吐率 5) 求该流水线的加速比和效率。

P354. 144 8.1

2、设 CPU 共有 16 根地址线, 8 根数据线, 并用 $\overline{MREQ}$ (低电平有效) 作访存控制信号, $\overline{WR}$ 作读写命令信号 (高电平为读, 低电平为写)。现有下列存储芯片:

ROM ($2K \times 8$ 位, $4K \times 4$ 位, $8K \times 8$ 位),

RAM ($1K \times 4$ 位, $2K \times 8$ 位, $4K \times 8$ 位)

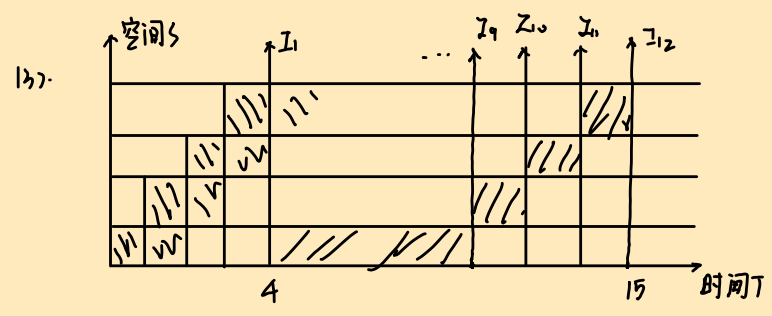
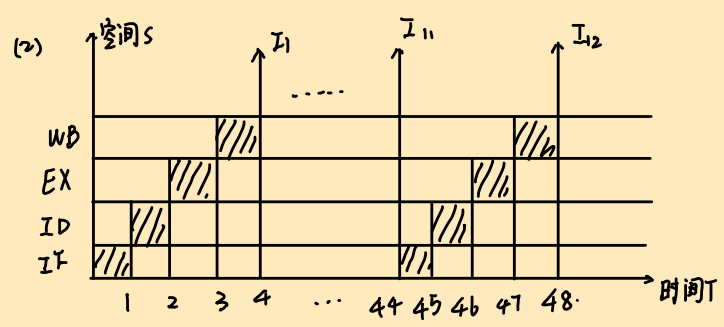
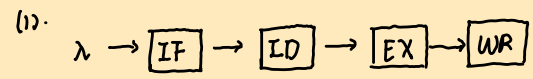
及 74138 译码器和其他门电路 (门电路自定)。

试从上述规格中选用合适芯片, 画出 CPU 和存储芯片的连接图。要求:

- (1) 最小 4K 地址为系统程序区, $1000H \sim 2FFFH$ 地址范围为用户程序区;
(2) 指出选用的存储芯片类型及数量;
(3) 详细画出片选逻辑。

P97. 144 4.2

五.



14). $\frac{12}{50ns \times 15} = 1.6 \times 10^7 \text{ 条指令/秒}$
 $\rightarrow$ 非流水T

15). $S_p = \frac{12 \times 4}{12 + 4 - 1} = 3.2$
 $\rightarrow$ 流水T

$E = \frac{S_p}{m} = \frac{3.2}{4} = 0.8$
 $\rightarrow$ 流水线上段数

涂黑的意思可能是该模板2作. 理论上应该全涂黑吧... 我也不知道.

2. ①. 由题目的地址范围写出相应二进制代码:

	$A_{15} \dots A_{12}$	$A_{11} \dots A_8$	$A_7 \dots A_4$	$A_3 \dots A_0$	② 地址
	0000	0000	0000	0000	} 系统程序2作E 2片 4Kx4 ROM.
$4K = 2^{12}$	0000	1111	1111	1111	
	$4K \begin{cases} 0001 \\ 0001 \\ 0010 \\ 0010 \end{cases}$	0000 1111 0000 1111	0000 1111 0000 1111	0000 1111 0000 1111	} 用户程序E. 2片 4Kx8 RAM (必须从全0至全1)
$4K$	$\begin{cases} 0001 \\ 0001 \\ 0010 \\ 0010 \end{cases}$	0000 1111 0000 1111	0000 1111 0000 1111	0000 1111 0000 1111	

③ 连线图.

